Os processadores e microcontroladores ARM vem tomando seu espaço no mercado nas últimas décadas. Pode-se dizer que sua história se inicia na década de 1980 com a Acorn Computer, onde houve lançamentos de máquinas utilizando esses processadores baseados na arquitetura RISC (Reduced Instruction Set Computer). Esta categoria de arquitetura foi criada para simplificar as instruções de modo que elas pudessem ser executadas de forma mais rápida. Com mais registradores, eles tentam manter o máximo das operações sendo executadas num tempo padrão (load e Store) dentro dos processadores. Além disso, o controle também é feito direto no hardware. Dentre outras características pode-se dizer que eles ocupam menos espaço, são mais baratos de se produzirem e consomem menos energia.

Observado essas características, percebeu-se o porquê que esses processadores tiveram um grande espaço no mercado de dispositivos menores, como smartphones, tabletes, videogames, entre de outros.

No sentido oposto desse tipo de arquitetura, deve-se colocar a do tipo CISC. Ela tem como principal característica estruturas mais complexas e robustas. Os processadores que se utilizam dessa arquitetura contêm menos registradores e geralmente suas operações percorrem o barramento até a memória principal, o que torna o processamento um pouco mais devagar. Soma-se a isso, o fato de ocuparem mais espaço internamente, são mais caros de se produzir e consomem mais energia. Os processadores mais conhecidos que utilizam este tipo de arquitetura são os X86.

Observando as características de cada arquitetura, nota-se que, talvez a empresa Apple encontre dificuldade com a reescritura dos códigos dos softwares para este novo tipo de estrutura, quando implantada na fabricação de seus PC’s. Por outro lado, como vantagens, visto que isso estiver feito, eles terão uma maior agilidade e economia para tudo.

**Referências**

[**https://www.dcce.ibilce.unesp.br/~aleardo/cursos/arqcomp/Semin\_ARM.pdf**](https://www.dcce.ibilce.unesp.br/~aleardo/cursos/arqcomp/Semin_ARM.pdf)

[**http://ww2.deinfo.ufrpe.br/sites/ww2.deinfo.ufrpe.br/files/artigos\_aoc/RISCxCISCv2.pdf**](http://ww2.deinfo.ufrpe.br/sites/ww2.deinfo.ufrpe.br/files/artigos_aoc/RISCxCISCv2.pdf)

**chave de envio 25c1ec54-f141-48b7-be60-39a5813fe7a9**